

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03139987 A**(43) Date of publication of application: **14.06.91**

(51) Int. Cl.

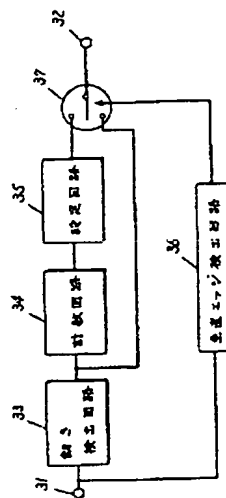
H04N 7/13**H04N 9/77**(21) Application number: **01278879**(22) Date of filing: **25.10.89**(71) Applicant: **MATSUSHITA ELECTRIC IND CO
LTD NIPPON HOSO
KYOKAI <NHK>**(72) Inventor: **SAGAWA KENTA
ISHIZU ATSUSHI
IMAI KIYOSHI
NINOMIYA YUICHI**(54) **MOVEMENT DETECTING CIRCUIT**

COPYRIGHT: (C)1991,JPO&Japio

(57) Abstract:

PURPOSE: To prevent a movement detecting signal generated at the periphery of a vertical edge from being erased by outputting either one of a binary movement detecting signal newly set up based upon the movement detecting signals of plural picture elements and a movement detecting signal to be the output of a correlation detecting means.

CONSTITUTION: When a vertical edge is large, a selector 37 selects a signal outputted from a movement detecting circuit 33 in accordance with binary signals '0', '1' outputted from a vertical edge detecting circuit 36, and when the vertical edge is small, selects a signal from a setting circuit 35 and outputs the selected signal from an output terminal 32. Since the signal from the movement detecting circuit 33 is directly outputted in the vertical edge part in which an original movement detecting signal may be erased by a counting circuit 34 and a setting circuit 35, the original movement detecting signal can be prevented from being erased.



⑩ 日本國特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-139987

⑬ Int. Cl.⁵

H 04 N 7/13
9/77

識別記号

Z

庁内整理番号

6957-5C
7033-5C

⑭ 公開 平成3年(1991)6月14日

審査請求 未請求 請求項の数 2 (全7頁)

⑮ 発明の名称 動き検出回路

⑯ 特 願 平1-278879

⑰ 出 願 平1(1989)10月25日

| | | | |
|---------|------------|-------------------|----------------|
| ⑱ 発 明 者 | 寒 川 賢 太 | 大阪府門真市大字門真1006番地 | 松下電器産業株式会社内 |
| ⑲ 発 明 者 | 石 津 厚 | 大阪府門真市大字門真1006番地 | 松下電器産業株式会社内 |
| ⑳ 発 明 者 | 今 井 浄 | 大阪府門真市大字門真1006番地 | 松下電器産業株式会社内 |
| ㉑ 発 明 者 | 二 宮 佑 一 | 東京都世田谷区砧1丁目10番11号 | 日本放送協会放送技術研究所内 |
| ㉒ 出 願 人 | 松下電器産業株式会社 | 大阪府門真市大字門真1006番地 | |
| ㉓ 出 願 人 | 日本放送協会 | 東京都渋谷区神南2丁目2番1号 | |
| ㉔ 代 理 人 | 弁理士 栗野 重孝 | 外1名 | |

明 細 書

1、発明の名称

動き検出回路

2、特許請求の範囲

(1) 入力映像信号の被写体の時間的な相関性を検出する手段と、上記相関性を検出する手段からの動き検出信号の発生個数を注目画素周辺の任意の領域内で計数する手段と、上記計数手段の計数結果をもとに新たに動き検出信号を設定する手段と、上記入力映像信号の被写体の垂直方向のエッジの有無を検出する手段と、上記エッジの有無を検出する手段からの検出信号により上記相関性を検出する手段からの信号と、上記新たに信号を設定する手段からの信号とを切換えて選択的に動き検出信号として出力する手段とを備えたことを特徴とする動き検出回路。

(2) 入力映像信号の被写体の時間的な相関性を検出する手段と、上記相関性を検出する手段からの動き検出信号の発生個数を注目画素周辺の任意の領域内で計数する手段と、上記計数手段の

計数結果をもとに新たに動き検出信号を設定する手段と、上記相関性を検出する手段からの動き検出信号の水平方向の相関性を検出する手段と、上記水平方向の相関性を検出する手段からの検出結果をもとに上記設定する手段からの信号と値の固定された信号とを切換えて選択的に動き検出信号として出力する手段とを備えたことを特徴とする動き検出回路。

3、発明の詳細な説明

産業上の利用分野

本発明は、映像信号の被写体の動きを検出する動き検出回路に関するものである。

従来の技術

近年、テレビジョン受像機の大型化、高画質化が進みそれにとまってメモリ素子を用いたディジタル信号技術を駆使した、動き適応3次元Y/C分離および順次走査化などの技術が導入されている。これらの動き適応3次元Y/C分離、および順次走査化技術のポイントとなるのは、映像信号の被写体の動きを検出する動き検出回路である。

第6図は特願昭63-150749号において提案された動き検出回路のブロック図である。第6図において、1は入力端子、2は出力端子、3は動き検出回路、4は計数回路、5は設定回路である。

まず入力端子1に入力された映像信号は、動き検出回路3に加えられる。

動き検出回路3はたとえば第7図に示す回路で構成される。

第7図において、11は1フレーム遅延器、12は減算器、13はローパスフィルタ、14は絶対値回路、15は比較器である。入力端子1に入力された映像信号は、例えばフレームメモリ(525Hメモリ)で実現される1フレーム遅延器11により1フレーム期間遅延され、減算器12においてフレーム間差信号が得られる。これをローパスフィルタ13に入力することで低周波成分の動き情報を得、絶対値回路14でその絶対値をとったのち、比較器15の非反転入力に入力する。この動き情報の絶対値が、ある閾値を越えれば動画と

判断して、たとえば論理値で“1”を出力し、閾値を越えなければ静止画と判断して、たとえば論理値で“0”を出力する。

これらのデータの中には雑音などの影響で静止画であるにもかかわらず誤って動画と判定されて論理値“1”となったデータも含まれる可能性がある。

次に、動き検出回路3の出力は計数回路4に入力され、論理値“1”の発生回数が計数される。

計数回路4はたとえば第8図に示す回路で構成される。第8図において、21は入力端子、22は出力端子、23は加算器、24a, bは1ライン遅延器、25a~25fは1画素遅延器である。第8図で加算器23への入力であるところのM1~M9までの各点におけるデータは、第9図のM1~M9の各画素における静止画あるいは動画のモードを示すデータに対応している。つまり第8図に示した構成により、水平方向に3画素、垂直方向に3ラインで合計9画素の領域での論理値“1”の発生個数が加算器23で計数され、計

数結果は出力端子22より出力される。

次に、設定回路5はたとえば第10図のような比較器で構成される。第10図に示した比較器で、9画素の領域中の論理値“1”の発生個数と閾値が比較され閾値を越えた場合に、被写体が動いたことにより発生した値として、論理値“1”が出力される。閾値を越えない場合は雑音などにより発生した偽のデータとして論理値“0”を出力する。たとえば、設定回路の閾値を“4”とすると、仮に雑音等の影響で9画素の領域中で1画素のみ論理値“1”になったとすると、第6図の計数回路4の出力は“1”になり、設定回路5の閾値“4”より小さいのでこの論理値が“1”になった画素からのデータは無視される。このようにして第6図に示した動き検出回路により雑音等により発生した偽の動き信号を除去できる。

発明が解決しようとする課題

上記のような構成の動き検出回路において、たとえば第11図に示すような図形が1ライン/フレームのスピードで垂直方向に移動した場合、動

きデータはその垂直エッジの部分で発生し、9画素の領域において第12図に示すような形で論理値“1”が発生する。したがって計数回路4の出力は“3”で、設定回路5において閾値“4”と比較されると、その出力は論理値“0”となる。すなわち、これらの動きデータがすべて消されてしまうことになる。

このように上記した従来例の構成によると雑音等で生じた偽の動きデータのみならず本来の動きデータも除去されてしまうという課題を有していた。

本発明は上記課題を鑑み、例えば上述のような垂直エッジで生じた動き検出信号を消すことなく正しく出力し、かつ雑音等で発生した偽の動き検出信号は除去する動き検出回路を提供することを目的とするものである。

課題を解決するための手段

上記課題を解決するために本発明の動き検出回路は、入力映像信号の被写体の時間的な相関性を検出する手段と、上記相関性を検出する手段から

の信号の発生個数を注目画素周辺の任意の領域内で計数する手段と、上記計数手段の計数結果をもとに新たに信号を設定する手段と、上記入力映像信号の被写体の垂直方向のエッジの大きさを検出する手段と、上記エッジの大きさを検出する手段からの検出信号により、上記相関性を検出する手段からの信号と、上記信号を設定する手段からの信号を切替える手段とを備えたものである。

作用

本発明は上記した構成によって、入力映像信号の被写体の垂直エッジ周辺で発生する動き検出信号として設定手段の出力であるところの複数画素の動き検出信号をもとに新たに設定した2値の動き検出信号と、相関検出手段の出力であるところの動き検出信号の、いずれか一方を出力し、垂直エッジ周辺で発生した動き検出信号が除去されてしまうことが防止でき、かつ雑音等によって生じた偽の動き検出信号は除去できる。

実施例

以下、本発明の動き検出回路について図面を参

示すような回路で実現される。第2図において、41は入力端子、49は出力端子、42はローパスフィルタ、43a, bは1ライン遅延器、44a, bは減算器、45a, bは絶対値回路、46は最大値選択回路、47は比較器である。

以下第3図を参照しながらその動作を説明する。第3図の(a)~(d)の波形は第2図のa~h点での映像信号波形にそれぞれ対応している。

まず入力端子41より入力された映像信号はローパスフィルタ42でその雑音成分が除去される。入力映像信号が例えば矩形波であるとする、第2図a, b, c点において第3図(a), (b), (c)の各波形が得られる。波形はすべて画面の垂直方向に見た場合を示している。ローパスフィルタ42を通過し雑音が除去された信号(a)は、1ライン遅延器43aで1H遅延され(信号(b))、1ライン遅延器43bでさらに1H、合計2H遅延されて出力される(信号(c))。これらの信号(a), (b), (c)は減算器44a, bにおいてそれぞれ減算処理を受け減算器44a, bの出力には、それぞ

れにしながら説明する。第1図は本発明の第1の実施例の動き検出回路のブロック図である。第1図において、31は入力端子、32は出力端子、33は動き検出回路、34は計数回路、35は設定回路、36は垂直エッジ検出回路、37は選択器である。

まず入力端子31に入力された映像信号は動き検出回路33に導かれる。動き検出回路33では被写体の時間相関性を検出し、動いている(動画である)と判断した場合はたとえば論理値“1”を出力し、静止している(静止画である)と判断した場合は論理値“0”を出力する。次に計数回路34において、ある領域内での論理値“1”の発生個数を計数結果をもとに設定回路35において注目画素の値を設定する。ここまでの動作は従来例で説明したものと同様である。

入力端子31に入力された映像信号は動き(時間相関)検出回路33に供給されると同時に、垂直エッジ検出回路36にも供給される。

垂直エッジ検出回路36は、たとえば第2図に

れ第3図(d), (e)の波形が得られる。出力(d), (e)は絶対値回路45a, bにて絶対値化されて第3図(f), (g)の出力波形が得られる。最大値選択回路46は2つの入力(f), (g)のうち大きい方の値を選択して出力する。したがって最大値選択回路46に、第3図(f), (g)で示される信号が入力されると、その出力には、第3図(h)の波形が得られる。この波形は入力された矩形波の垂直方向のエッジの有無を示している。具体的には波形(d)の前者の矩形波成分が黒レベルから白レベルのエッジ部分を、後者の矩形波成分が白レベルから黒レベルのエッジ部分を示している。

次に比較器47で最大値選択回路46の出力(h)の値と閾値bとを比較し閾値bより大きい場合は、たとえばたとえば論理値で“1”を出力し、小さい場合は論理値で“0”を出力する。つまり垂直方向のエッジの大きさを検出し、エッジが大きいと判定した時は論理値で“1”を出力し、小さいと判定した時は論理値で“0”を出力端子49より出力する。この出力信号は第1図の選択器37

の選択信号として用いられる。選択器37の入力信号としては、設定回路35からの信号と、計数回路34と設定回路35を通らない動き検出回路10の出力信号とがある。選択器37は垂直エッジ検出回路36からの2値信号“0”、“1”に従い、垂直エッジが大きい場合（検出回路36出力＝“1”）は、動き検出回路33からの信号を選択し、垂直エッジが小さい場合（検出回路36出力＝“0”）は、設定回路35からの信号を選択して出力端子32より出力する。つまり計数回路34、設定回路35により本来の動き検出信号が消される恐れのある垂直エッジの部分では動き検出回路33からの信号をそのまま出力することで本来の動き検出信号が消されることを防止している。

第4図は本発明の第2の実施例における動き検出回路のブロック図である。同図において、31は入力端子、32は出力端子、33は動き（時間相関）検出回路、34は計数回路、35は設定回路、40は選択器で、以上は第1図の構成と同様

回路41にも供給されている。水平相関検出回路41はたとえば第5図に示すような回路で実現される。第5図において、61は入力端子、69は出力端子、62a、bは1画素遅延器、63は加算器、64は比較器である。

第5図において入力端子61における信号は被写体が動いた場合はたとえば論理値で“1”になっている。したがって加算器63には水平方向に3画素の領域で動画と判定された画素の個数が出力される。この個数と閾値Cを比較器64で比較し、閾値Cより大きい場合は水平方向に相関性があるとしてたとえば論理値“1”を出力する。また小さい場合は水平方向に相関性がないとして論理値“0”を出力する。この信号は出力端子69より出力されて第4図の選択器40の選択制御信号として使われる。選択器40のもう一方の入力は動画を示す論理値“1”に固定されている。

一般に、垂直エッジを持つ被写体が垂直方向に動いたことによって生じる動き信号は水平方向に強い相関性を持つから、この水平相関検出回路41

なものである。第1図の構成と異なる点は、まず第1に選択器40の片方の入力には設定回路35からの出力を供給しているがもう一方の入力には被写体が動いていることを示す論理値“1”が固定値として入力されている点である。そして第2に動き検出回路33の出力を水平相関検出回路41に接続し、選択器40の選択制御信号として、水平相関検出回路41の出力信号を用いている点である。

上記のように構成された動き検出回路について以下その動作を説明する。

第4図の入力端子31に加えられた映像信号は動き検出回路33に入力される。動き検出回路33の出力は計数回路34および設定回路35で新たな値に設定し直されて選択器40の片方の入力に供給される。この間の動作は従来例で説明したものと同様で、たとえば動画と判別設定されたものは論理値“1”、静止画と判別設定されたものは論理値“0”が出力される。

動き検出回路33の出力は同時に水平相関検出

で検出して動き検出信号を論理値“1”として出力する。そうすることにより計数回路34、設定回路35により本来の動きが消されることはない。また水平相関検出回路で水平相関性が検出されないような動き信号に対しては従来通りの雑音等で生じた偽の動き信号除去の効果を持つ。

なお、第1の実施例の計数回路は垂直方向に3ライン、水平方向に3画素の領域での場合について示したがこの大きさの領域に限ったことなくそれ以上のものであってもかまわない。

また、第2の実施例の水平相関検出回路において、水平方向に3画素の領域での検出方法を示したがこれに限ったことなく3画素以上の領域であってもかまわない。

発明の効果

本発明によれば、入力映像信号の被写体の時間的な相関性を検出する手段と、上記相関性を検出する手段からの信号の発生個数を注目画素周辺の任意の領域内で計数する手段と、上記計数手段の計数結果をもとに新たに信号を設定する手段と、

上記入力映像信号の被写体の垂直方向のエッジの大きさを検出する手段と、上記エッジの大きさを検出する手段からの検出信号により上記相関性を検出する手段からの信号と、上記信号を設定する手段からの信号を切換える手段を設けることにより、映像信号の被写体の垂直エッジ周辺で発生した動き検出信号を誤って除去することを防止でき、かつ雑音等によって生じた偽の動き検出信号は除去することができる。

4、図面の簡単な説明

第1図は本発明の第1の実施例における動き検出回路のブロック図、第2図は第1図の垂直エッジ検出回路の構成を示すブロック図、第3図は垂直エッジ検出回路の動作を説明するための波形図、第4図は本発明の第2の実施例における動き検出回路の構成を示すブロック図、第5図は第4図の水平相関検出回路の構成を示すブロック図、第6図は従来の動き検出回路のブロック図、第7図は第6図の動き検出回路の要部構成を示すブロック図、第8図は第6図の計数回路の構成を示すブ

ロック図、第9図は計数回路の動作を説明するための画素を示す平面図、第10図は第6図の設定回路の構成を示すブロック図、第11図と第12図は従来例の課題を説明するための波形図及び平面図である。

1……入力端子、100……出力端子、10……時間相関検出回路、20……計数回路、30……設定回路、40……垂直エッジ検出回路、50……選択器、60……水平相関検出回路。

代理人の氏名 弁理士 栗野重孝 ほか1名

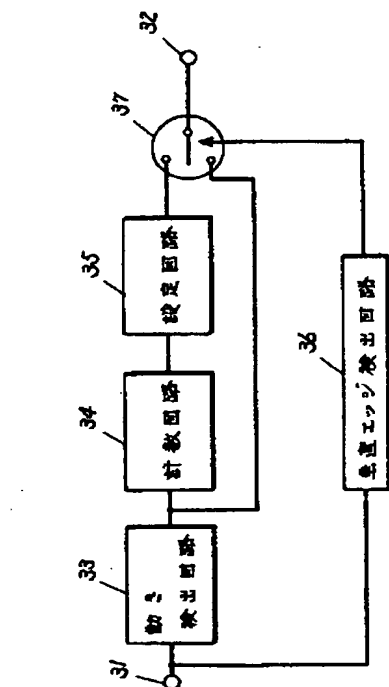


図 1

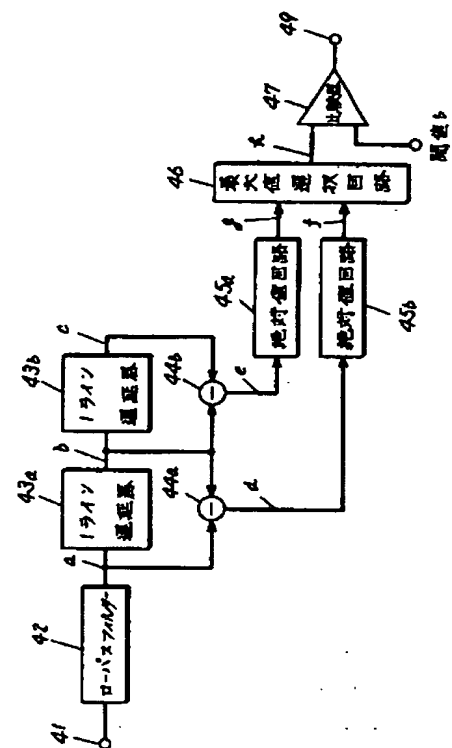
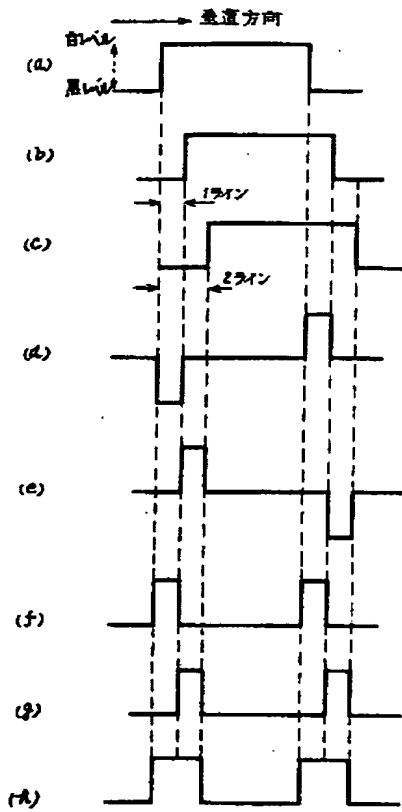
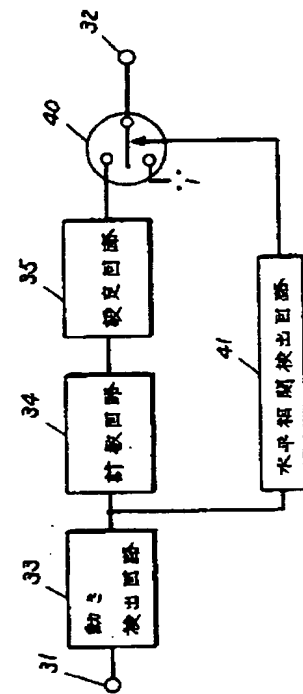


図 2

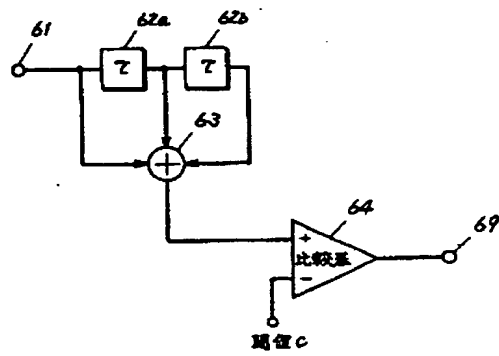
第 3 図



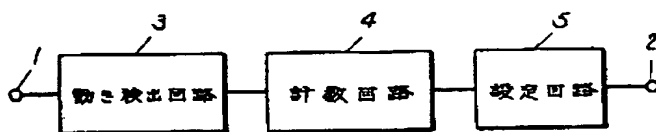
第 4 図



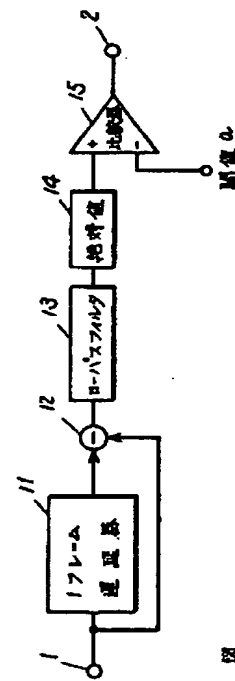
第 5 図



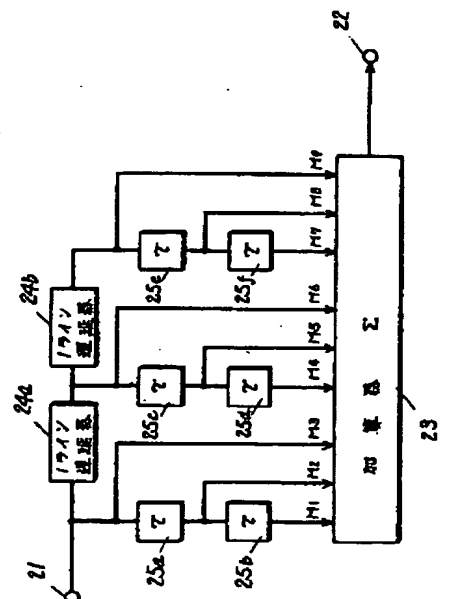
第 6 図



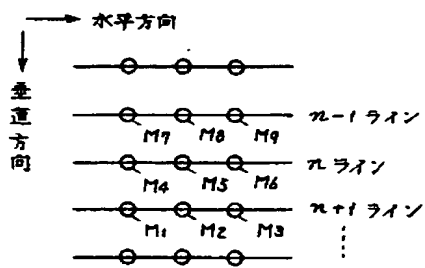
第 7 図



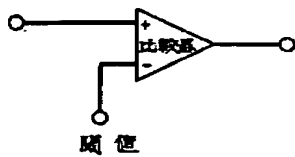
第 8 図



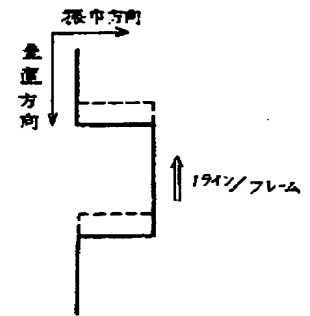
第 9 図



第 10 図



第 11 図



第 12 図

